#### (12)特許協力条約に基づいて公開された国際出願

# (19) 世界知的所有権機関 国際事務局



# 

(43) 国際公開日 2004 年8 月5 日 (05.08.2004)

**PCT** 

# (10) 国際公開番号 WO 2004/065668 A1

(51) 国際特許分類7: C30B 29/22, C01G 29/00, C04B 35/01, H01G 4/12, H01B 3/12, H01L 27/04

(21) 国際出願番号:

PCT/JP2004/000265

(22) 国際出願日:

2004年1月16日(16.01.2004)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ: 特願2003-012088 2003年1月21日(21.01.2003)

(71) 出願人(米国を除く全ての指定国について): TDK 株式会社 (TDK CORPORATION) [JP/JP]; 〒1038272 東京都中央区日本橋一丁目13番1号 Tokyo (JP).

(72) 発明者; および

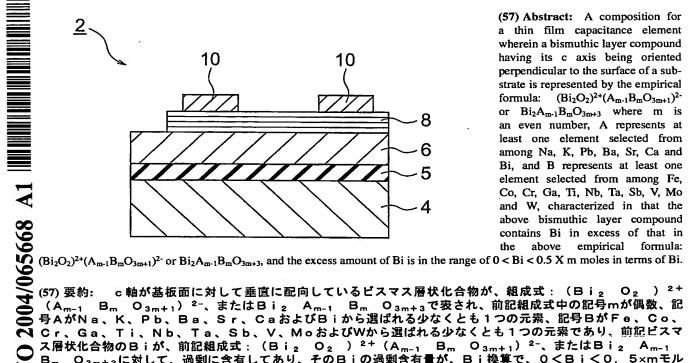
(75) 発明者/出願人 (米国についてのみ): 坂下 幸雄

(SAKASHITA, Yukio) [JP/JP]; 〒1038272 東京都中央 区日本橋一丁目13番1号 TDK株式会社内 Tokyo

- (74) 代理人: 前田均, 外(MAEDA, Hitoshi et al.); 〒 1010064 東京都千代田区猿楽町2丁目1番1号 桐 山ビル2階 前田・西出国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が 可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が 可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG,

(54) Title: COMPOSITION FOR THIN FILM CAPACITANCE ELEMENT, INSULATING FILM OF HIGH DIELECTRIC CON-STANT, THIN FILM CAPACITANCE ELEMENT, THIN FILM LAMINATED CAPACITOR AND METHOD FOR MANUFAC-TURING THIN FILM CAPACITANCE ELEMENT

(54) 発明の名称: 薄膜容量素子用組成物、高誘電率絶縁膜、薄膜容量素子、薄膜積層コンデンサおよび薄膜容量素 子の製造方法



(57) Abstract: A composition for

ス層状化合物のBiが、前記組成式:  $(Bi_2 O_2)^{2+}(A_{m-1} B_m O_{3m+1})^{2-}$ 、または $Bi_2 A_{m-1} B_m O_{3m+3}$ に対して、過剰に含有してあり、そのBiの過剰含有量が、Bi換算で、 $O < Bi < 0.5 \times m$ モル の範囲である。





# WO 2004/065668 A1



KZ, MD, RU, TJ, TM),  $\exists - \neg \neg \lor \land$  (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

#### 添付公開書類:

一 国際調査報告書

# 明細書

薄膜容量素子用組成物、高誘電率絶縁膜、薄膜容量素子、薄膜積層コンデンサ および薄膜容量素子の製造方法

# 技術分野

[0001]

本発明は、薄膜容量素子用組成物、高誘電率絶縁膜、薄膜容量素子、薄膜積層コンデンサおよび薄膜容量素子の製造方法に関する。

# 背景技術

[0002]

近年、電子部品の分野では、電子回路の高密度化・高集積化に伴い、各種電子 回路に必須の回路素子である容量素子などの一層の小型化および高性能化が望ま れている。

#### [0003]

たとえば、単層の誘電体薄膜を用いた薄膜コンデンサは、トランジスタなどの 能動素子との集積回路において、小型化が遅れており、超高集積回路の実現を阻 害する要因となっている。薄膜コンデンサの小型化が遅れていたのは、これに用 いる誘電体材料の誘電率が低かったためである。したがって、薄膜コンデンサを 小型化し、しかも高い容量を実現するためには、高い誘電率を持つ誘電体材料を 用いることが重要である。

# [0004]

また、近年、容量密度の観点から、次世代DRAM(ギガビット世代)用のキャパシタ材料が従来の $SiO_2$ と $Si_3N_4$ の積層膜では対応しきれなくなっており、より高い誘電率を持つ材料系が注目されている。このような材料系の中でTaOx( $\epsilon=\sim30$ )の適用が主として検討されていたが、他の材料の開発も活発に行われるようになってきている。

# [0005]

一方、比較的高い誘電率を持つ誘電体材料として、(Ba, Sr) TiO<sub>3</sub> (BST) や、Pb (Mg<sub>1/3</sub> Nb<sub>2/3</sub> ) O<sub>3</sub> (PMN) が知られている。

#### [0006]

そこで、この種の誘電体材料を用いて薄膜容量素子を構成すれば、その小型化 を図ることができるのではないかとも考えられる。

#### [0007]

しかしながら、この種の誘電体材料を用いた場合、誘電体膜の薄層化に伴って 誘電率が低下することがあった。また、薄層化に伴って誘電体膜に生じる孔によ り、リーク特性や耐圧が劣化することもあった。さらに、形成された誘電体膜は、 表面平滑性が悪く、さらには温度に対する誘電率の変化率が悪化する傾向もあっ た。なお、近年、PMNなどの鉛化合物の環境へ与える影響の大きさから、鉛を 含有しない高容量コンデンサが望まれている。

# [0008]

これに対し、積層セラミックコンデンサの小型化および大容量化を実現するには、1層あたりの誘電体層の厚みを可能な限り薄くし(薄層化)、所定サイズにおける誘電体層の積層数を可能な限り増やすこと(多層化)が望まれる。

#### [0009]

積層セラミックコンデンサは、シート法あるいは印刷法により製造される。シート法とは、誘電体層用ペーストを用いてキャリアフィルム上にドクタープレード法などにより誘電体グリーンシート層を形成しこの上に内部電極層用ペーストを所定パターンで印刷した後、これらを1層ずつ剥離、積層していく方法である。印刷法とは、たとえばスクリーン印刷法を用いて、キャリアフィルム上に誘電体層用ペーストと内部電極層用ペーストとを交互に複数印刷した後、キャリアフィルムを剥離する方法である。しかしながら、たとえばシート法により積層セラミックコンデンサを製造する場合に、セラミック原料粉末よりも誘電体層を薄く形成することは不可能であった。しかも誘電体層の欠陥によるショートや内部電極切れなどの問題から、誘電体層をたとえば2μm以下に薄層化することは困難であった。また、1層あたりの誘電体層を薄層化した場合には、積層数にも限界があった。なお、印刷法により積層セラミックコンデンサを製造する場合も同様の

問題を有している。

#### [0010]

このような理由により、積層セラミックコンデンサの小型化および高容量化には限界があった。そこで、この問題を解決するために種々の提案がなされている(たとえば、特許文献1;特開2000-124056号公報、特許文献2;特開平11-214245号公報、特許文献3;特開昭56-144523号公報、特許文献4;特開平5-335173号公報、特許文献5;特開平5-335174号公報など)。

#### [0011]

これらの公報では、CVD法、蒸着法、スパッタリング法などの各種薄膜形成 方法を用いて、誘電体薄膜と電極薄膜とを交互に積層する積層セラミックコンデ ンサの製造方法が開示されている。

# [0012]

しかしながら、これらの公報に記載の方法により形成される誘電体薄膜は、表面平滑性が悪く、あまりに多く積層すると電極がショートすることがあり、これにより、せいぜい12~13層程度の積層数のものしか製造することができなかった。このため、コンデンサを小型化できても、高容量化を達成することはできなかった。

#### [0013]

なお、非特許文献1 [「ピスマス層状構造強誘電体セラミックスの粒子配向とその圧電・焦電材料への応用」竹中正、京都大学工学博士論文(1984)の第3章の第23~77頁] に示すように、組成式: (Bi<sub>2</sub>O<sub>2</sub>)  $^{2+}$  (A<sub>m-1</sub>B<sub>m</sub>O<sub>3m+1</sub>)  $^{2-}$ 、またはBi<sub>2</sub>A<sub>m-1</sub>B<sub>m</sub>O<sub>3m+2</sub>で表され、前記組成式中の記号mが1~8の正数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素である組成物が、焼結法により得られるバルクのビスマス層状化合物誘電体を構成すること自体は知られている。

# [0014]

しかしながら、この文献には、上記の組成式で表される組成物を、どのような条件(たとえば基板の面と化合物のc軸配向度との関係)で薄膜化(たとえば 1  $\mu$  m以下)した場合に、薄くしても、比較的高誘電率かつ低損失を与えることができ、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる薄膜を得ることができるかについては、何ら開示されていなかった。

#### [0015]

そこで、本発明者等は、特許文献6 (PCT/JP02/08574) に示す 薄膜容量素子用組成物を開発し、先に出願している。本発明者等は、さらに実験 を進めた結果、ビスマス層状化合物の化学量論的組成よりもBiを過剰に含有さ せることにより、化合物のc軸配向度をさらに向上させることができることを見 出し、本発明を完成させるに至った。

#### [0016]

なお、特許文献6に示す薄膜容量素子用組成物から成る薄膜は、CVD法、蒸着法、スパッタリング法などの各種薄膜形成方法により形成することができるが、特に溶液法(ゾルゲル法、MOD法(Metal-Organic Decompositionの略))により形成する場合には、c軸配向度を向上させることが困難であった。なぜなら、溶液法では、ある程度の膜厚の塗布膜を基板上に形成してから、結晶化のための焼成を行うので、基板の影響を受けやすく、基板の配向の向きによらず、c軸配向させることは困難であった。

#### [0017]

また、非特許文献 2 [2001年応用物理学会誌 Vol.40(2001) pp. 2977-2982、Part 1, No.4B, April 2001] には、(Bi, La)  $_4$ Ti  $_3$ O12の誘電体薄膜において、Biを過剰に添加することにより、c軸配向度を向上させることができる旨の報告がある。しかしながら、この文献では、組成式:(Bi  $_2$ O2)  $_2$ +(A $_{m-1}$ B $_m$ O3 $_{m+1}$ )  $_2$ -、またはBi  $_2$ A $_{m-1}$ B $_m$ O3 $_{m+3}$ で表されるビスマス層状化合物の内のmが奇数のビスマス層状化合物を開示するのみである。また、この文献では、Biの過剰添加量が、2.5~7.5 モル%(化学量論的組成に対して0.4 モル以下)と低く、本発明者等の実験によれば、耐リーク電流特性を高めるためには不十分であることが

判明した。

# 発明の開示

## [0018]

本発明は、このような実状に鑑みてなされ、その目的は、c軸配向度が高く、特に耐リーク電流特性に優れた薄膜容量素子用組成物、高誘電率絶縁膜、薄膜容量素子、薄膜積層コンデンサおよび薄膜容量素子の製造方法を提供することである。また本発明の別の目的は、特に溶液法により形成することで、c軸配向度が高く、耐リーク電流特性に優れた薄膜容量素子を製造することである。

#### [0019]

本発明者等は、コンデンサに用いられる誘電体薄膜の材質とその結晶構造に関して鋭意検討した結果、特定組成のピスマス層状化合物を用い、しかも該ピスマス層状化合物の c 軸([001]方位)を基板面に対して垂直に配向させて薄膜容量素子用組成物としての誘電体薄膜を構成することにより、すなわち基板面に対してピスマス層状化合物の c 軸配向膜(薄膜法線が c 軸に平行)を形成することにより、薄くしても、比較的高誘電率かつ低損失(t a n δ が低い)を与えることができ、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる薄膜容量素子用組成物、およびこれを用いた薄膜容量素子を提供できることを見出した。また、このような薄膜容量素子用組成物を誘電体薄膜として用いることにより、積層数を増大させることができ、小型で比較的高容量を与えうる薄膜積層コンデンサを提供できることも見出し、本発明を完成させるに至った。さらに、このような組成物を高誘電率絶縁膜として用いることにより、薄膜容量素子以外の用途にも適用することが可能であることを見出し、本発明を完成させるに至った。

#### [0020]

さらに、本発明者等は、ビスマス層状化合物のBiを、ビスマス層状化合物の化学量論的組成に対して、所定の過剰含有量で、組成物に過剰に含有させることで、c軸配向度を向上させることができると共に、耐リーク電流特性を向上させることができることを見出し、本発明を完成させるに至った。

# [0021]

すなわち、本発明の第1の観点に係る薄膜容量素子用組成物は、

c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式:

(Bi<sub>2</sub>O<sub>2</sub>)<sup>2+</sup>(A<sub>m-1</sub>B<sub>m</sub>O<sub>3m+1</sub>)<sup>2-</sup>、またはBi<sub>2</sub>A<sub>m-1</sub>B<sub>m</sub>O<sub>3m+3</sub>で表され、前記組成式中の記号mが偶数、記号AがNa、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素であり、

前記ピスマス層状化合物のBiが、前記組成式: (Bi<sub>2</sub>O<sub>2</sub>)  $^{2+}$  (A<sub>m-1</sub>B<sub>m</sub>O<sub>3m+1</sub>)  $^{2-}$ 、またはBi<sub>2</sub>A<sub>m-1</sub>B<sub>m</sub>O<sub>3m+3</sub>に対して、過剰に含有してあり、そのBiの過剰含有量が、Bi換算で、0 < Bi < 0.  $5 \times m$  そルの範囲であることを特徴とする。

#### [0022]

本発明の第1の観点において、好ましくは、前記Biの過剰含有量が、Bi換算で、 $0.1 \le Bi < 0.5 \times m$  まか、さらに好ましくは $0.4 \le Bi < 0.5 \times m$  まか、特に好ましくは $0.4 \le Bi \le 0.4 \times m$  まかの範囲である。

# [0023]

本発明の第1の観点において、好ましくは、前記ビスマス層状化合物を構成する組成式中のmが、2,4,6,8のいずれか、さらに好ましくは、2,4のいずれかである。製造が容易で、c軸配向度を向上させ易いからである。

#### [0024]

本発明の第2の観点に係る薄膜容量素子用組成物は、

c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式: S r B i 4 T i 4 O 15 (B i 2 A m - 1 B m O 3 m + 3 において、m = 4) で表され、

前記ピスマス層状化合物のBiが、前記組成式:  $SrBi_4Ti_4O_{15}$ に対して、過剰に含有してあり、その $Bi_0$ 過剰含有量が、Bi換算で、 $0<Bi_2$ 0 0 モル、好ましくは  $0.1 \le Bi_2 < 2.0$  モル、 さらに好ましくは  $0.4 \le Bi_3 < 2.0$  モル、特に好ましくは  $0.4 \le Bi_3 < 3.0$  モルの範囲であることを特徴とする。

# [0025]

本発明の第3の観点に係る薄膜容量素子用組成物は、

c軸が基板面に対して垂直に配向しているピスマス層状化合物が、組成式:SrBiaTiaO15で表され、

前記ピスマス層状化合物のBiが、前記組成式:  $SrBi_4$   $Ti_4$   $O_{16}$ に対して、過剰に含有してあり、そのBiの過剰含有量を、Tiとのモル比(Bi/Ti)で表した場合に、Bi/Tiが、1 < Bi/Ti < 1. 5、好ましくは 1.  $1 \le Bi/Ti < 1$ . 5、さらに好ましくは 1.  $2 \le Bi/Ti < 1$ . 5、特に好ましくは 1.  $2 \le Bi/Ti \le 1$ . 4 の範囲にあることを特徴とする。

#### [0026]

本発明の第4の観点に係る薄膜容量素子用組成物は、

c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式: S  $r_xCa_yBa_zBi_4$   $Ti_4$   $O_{15}$ で表され、x+y+z=1、 $0 \le x \le 1$ 、 $0 \le y$   $\le 1$ 、 $0 \le z \le 1$  であり、

前記ビスマス層状化合物のBiが、前記組成式: $Sr_*Ca_*Ba_*Bi_4$   $Ti_4$   $O_{16}$ に対して、過剰に含有してあり、そのBiの過剰含有量を、Tiとのモル比 (Bi/Ti) で表した場合に、Bi/Tiが、1 < Bi/Ti < 1. 5、好ましくは1.  $1 \le Bi/Ti < 1$ . 5、さらに好ましくは1.  $2 \le Bi/Ti < 1$ . 5、特に好ましくは1.  $2 \le Bi/Ti \le 1$ . 4の範囲にあることを特徴とする。

# [0027]

本発明でいう「薄膜」とは、各種薄膜形成法により形成される厚さ数 $^{A}$ から数  $^{\mu}$  m程度の材料の膜をいい、焼結法により形成される厚さ数百 $^{\mu}$  m程度以上の厚膜のバルク(塊)を除く趣旨である。薄膜には、所定の領域を連続的に覆う連続膜の他、任意の間隔で断続的に覆う断続膜も含まれる。薄膜は、基板面の一部に形成してあってもよく、あるいは全部に形成してあってもよい。

#### [0028]

本発明では、好ましくは、希土類元素 (Sc、Y、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、YbおよびLuから 選ばれる少なくとも1つの元素)をさらに有する。

#### [0029]

希土類元素を含有させることで、リーク特性を一層優れたものとすることができる。

#### [0030]

本発明では、ビスマス層状化合物の c 軸が基板面に対して垂直に100%配向 していること、すなわちビスマス層状化合物の c 軸配向度が100%であること が特に好ましいが、必ずしも c 軸配向度が100%でなくてもよい。

#### [0031]

好ましくは、前記ビスマス層状化合物の c 軸配向度が 8 0 %以上、さらに好ましくは 9 0 %以上、特に好ましくは 9 5 %以上である。 c 軸配向度を向上させることで、本発明の作用効果が向上する。

#### [0032]

本発明に係る薄膜容量素子用組成物は、比較的高誘電率(たとえば100超)かつ低損失( $tan\delta$ が0.02以下)であり、耐リーク特性に優れ(たとえば電界強度50 k V/cmで測定したリーク電流が $1\times10^{-7}$ A/c  $m^2$  以下)、耐圧が向上し(たとえば1000 k V/c m以上)、

また、本発明に係る薄膜容量素子用組成物は、薄くしても比較的高誘電率を与えることができ、しかも表面平滑性が良好なので、該薄膜容量素子用組成物としての誘電体薄膜の積層数を増大させることも可能である。したがって、このような薄膜容量素子用組成物を用いれば、小型で比較的高容量を与えうる薄膜積層コンデンサを提供することもできる。

#### [0033]

さらに、本発明の薄膜容量素子用組成物および薄膜容量素子は、周波数特性に優れ(たとえば特定温度下における高周波領域 1 MH z での誘電率の値と、それよりも低周波領域の 1 k H z での誘電率の値との比が、絶対値で 0.9~1.

1)、電圧特性にも優れる(たとえば特定周波数下における測定電圧 0.1Vでの誘電率の値と、測定電圧 5Vでの誘電率の値との比が、絶対値で  $0.9\sim1.$ 1)。

# [0034]

さらにまた、本発明の薄膜容量素子用組成物は、静電容量の温度特性に優れる

 $(-55^{\circ} C\sim +150^{\circ} C$ の温度範囲における温度に対する静電容量の平均変化率が、基準温度  $25^{\circ}$  で、 $\pm 500$  p p m  $/^{\circ}$  C以内、好ましくは  $\pm 300$  p p m  $/^{\circ}$  C以内)。

#### [0035]

薄膜容量素子としては、特に限定されないが、導電体ー絶縁体ー導電体構造を 有するコンデンサ(たとえば単層型の薄膜コンデンサや積層型の薄膜積層コンデ ンサなど)やキャパシタ(たとえばDRAM用など)などが挙げられる。

#### [0036]

薄膜容量素子用組成物としては、特に限定されないが、コンデンサ用誘電体薄膜組成物やキャパシタ用誘電体薄膜組成物などが挙げられる。

#### [0037]

本発明に係る高誘電率絶縁膜は、本発明に係る薄膜容量素子用組成物と同じ組成の組成物で構成してある。本発明の高誘電率絶縁膜は、薄膜容量素子またはコンデンサの薄膜誘電体膜以外に、たとえば半導体装置のゲート絶縁膜、ゲート電極とフローティングゲートとの間の中間絶縁膜などとしても用いることができる。

#### [0038]

本発明に係る薄膜容量素子は、

基板上に、下部電極、誘電体薄膜および上部電極が順次形成してある薄膜容量 素子であって、

前記誘電体薄膜が、上記のいずれかに記載の薄膜容量素子用組成物で構成して ある。

#### [0039]

好ましくは、前記誘電体薄膜の厚さが、 $1\sim1000$  nm、さらに好ましくは  $10\sim500$  nmである。このような厚さの場合に、本発明の作用効果が大きい。

#### [0040]

本発明に係る薄膜積層コンデンサは、

基板上に、誘電体薄膜と内部電極薄膜とが交互に複数積層してある薄膜積層コンデンサであって、

前記誘電体薄膜が、上記のいずれかに記載の薄膜容量素子用組成物で構成して

あることを特徴とする。

#### [0041]

好ましくは、前記誘電体薄膜の厚さが、 $1\sim1000$  nm、さらに好ましくは  $10\sim500$  nmである。このような厚さの場合に、本発明の作用効果が大きい。

#### [0042]

本発明に係る高誘電率絶縁膜は、

c 軸が基板面に対して垂直に配向しているビスマス層状化合物を有する高誘電 率絶縁膜であって、

該ビスマス層状化合物が、上記のいずれかに記載の薄膜容量素子用組成物で構成してある。

#### [0043]

本発明に係る薄膜容量素子の製造方法は、

前記下部電極上に、前記誘電体薄膜を形成する際に、

前記薄膜容量素子用組成物を構成するための溶液を、前記ビスマス層状化合物のBiが過剰含有量となるように、前記下部電極の表面に塗布し、塗布膜を形成する塗布工程と、

前記下部電極上の塗布膜を焼成して誘電体薄膜とする焼成工程とを有する。

#### [0044]

好ましくは、前記塗布膜を前記下部電極の表面に形成した後、前記塗布膜を乾燥させ、その後に前記塗布膜を、当該塗布膜が結晶化しない温度で仮焼きし、その後に、前記塗布膜を焼成する。

#### [0045]

あるいは、前記塗布膜を乾燥させた後に、その乾燥後の塗布膜の上に、さらに 別の塗布膜を形成し、その塗布膜を乾燥させる工程を繰り返し、所望の膜厚の塗 布膜を得て、その後に、その塗布膜を焼成する。なお、この場合において、塗布 および乾燥を一回以上繰り返した後に、仮焼きし、その後に焼成しても良い。

#### [0046]

あるいは、前記塗布膜を乾燥させ、仮焼きした後に、その仮焼き後の塗布膜の 上に、さらに別の塗布膜を形成し、その塗布膜を乾燥させて仮焼きする工程を繰

り返し、所望の膜厚の塗布膜を得て、その後に、その塗布膜を焼成する。なお、 この場合において、乾燥を省略し、塗布および仮焼きを繰り返し、その後に焼成 しても良い。

#### [0047]

あるいは、前記塗布膜を乾燥させ、仮焼きし、その後に焼成する工程を繰り返し、所望の膜厚の誘電体薄膜を得る。なお、この場合において、乾燥を省略し、塗布、仮焼きおよび焼成を、繰り返しても良く、仮焼きを省略し、塗布、乾燥および焼成を繰り返しても良い。

#### [0048]

好ましくは、前記塗布膜を焼成する温度が、前記塗布膜の結晶化温度である700~900°Cである。

#### [0049]

好ましくは、前記塗布膜を乾燥させる温度が、室温(25°C)~400°C、 さらに好ましくは50°C~300°Cである。

#### [0050]

好ましくは、前記塗布膜を仮焼きする温度が300~500°Cである。

#### [0051]

好ましくは、焼成する前での未焼成の前記塗布膜の膜厚を、焼成後での膜厚が200nm以下、好ましくは10~200nmになるように、塗布、乾燥および/または仮焼きを繰り返す。焼成前での塗布膜の膜厚が厚すぎると、焼成後に、良好に結晶化したc軸配向のビスマス層状化合物膜を得られ難くなる傾向にある。また、薄すぎる場合には、所望の膜厚の誘電体薄膜を得るためには、本焼成を多数回繰り返す必要があり、経済的ではない。

#### [0052]

好ましくは、前記誘電体薄膜を形成した後、前記誘電体薄膜の上に上部電極を形成し、その後に $pO_2=20\sim100\%$  (酸素分圧) で熱処理する。その熱処理時の温度は、好ましくは $650\sim900$ ° Cである。

#### [0053]

本発明に係る容量素子の製造方法では、化学溶液法を採用したとしても、基板

の配向の向きによらず、 c 軸配向度が高く、耐リーク電流特性に優れた誘電体薄膜を持つ薄膜容量素子を、極めて容易に製造することができる。また、本発明の製造方法では、比較的に厚い誘電体薄膜を、容易に形成することができる。

# 図面の簡単な説明

#### [0054]

以下、本発明を、図面に示す実施形態に基づき説明する。

図1Aおよび図1Bは本発明の一実施形態に係る薄膜コンデンサの製造過程を 示す概略断面図、

図2は図1に示す薄膜コンデンサの製造過程を示すフローチャート図、

図3は本発明の他の実施形態に係る薄膜積層コンデンサの概略断面図、

図4は本発明の実施例に係る薄膜コンデンサの誘電体薄膜における周波数特性を示すグラフ、

図5は本発明の実施例に係る薄膜コンデンサの誘電体薄膜における電圧特性を 示すグラフである。

# 発明を実施するための最良の態様

#### [0055]

#### 第1実施形態

本実施形態では、薄膜容量素子として、誘電体薄膜を単層で形成する薄膜コンデンサを例示して説明する。

図1に示すように、本発明の一実施形態に係る薄膜コンデンサ2は、基板4を 有し、この基板4の上には、絶縁層5を介して下部電極薄膜6が形成されている。 下部電極薄膜6の上には誘電体薄膜8が形成されている。誘電体薄膜8の上には 上部電極薄膜10が形成される。

#### [0056]

# [0057]

本実施形態では、基板4としては、シリコン単結晶基板を用い、その表面に熱酸化膜(シリコン酸化膜)から成る絶縁層5が形成してあり、その表面に下部電極薄膜6が形成される。本発明を用いると、[100]方位に配向した下部電極はもちろん、アモルファス、無配向、[100]方位以外に配向した電極を用いた場合でも、c軸配向度をした誘電体膜を極めて容易に製造することができる。

#### [0058]

基板4に格子整合性の良い単結晶を用いる場合の下部電極薄膜6としては、たとえば、CaRuO。やSrRuO。などの導電性酸化物、あるいはPtやRuなどの貴金属で構成してあることが好ましく、より好ましくは[100]方位に配向した導電性酸化物あるいは貴金属で構成される。基板4として[100]方位に配向しているものを用いると、その表面に[100]方位に配向した導電性酸化物あるいは貴金属を形成することができる。下部電極薄膜6を[100]方位に配向した導電性酸化物あるいは貴金属で構成することで、下部電極薄膜6上に形成される誘電体薄膜8の[001]方位への配向性、すなわちc軸配向性が高まる。このような下部電極薄膜6は、通常の薄膜形成法で作製されるが、たとえばスパッタリング法やパルスレーザー蒸着法(PLD)等の物理的蒸着法において、下部電極薄膜6が形成される基板4の温度を、好ましくは300℃以上、より好ましくは500℃以上として形成することが好ましい。

# [0059]

基板4にアモルファス材料を用いる場合の下部電極薄膜6としては、たとえば I T O などの導電性ガラスで構成することもできる。基板4に格子整合性の良い 単結晶を用いた場合、その表面に [100] 方位に配向した下部電極薄膜6を形成することが容易であり、これにより、該下部電極薄膜6上に形成される誘電体 薄膜8の c 軸配向性が高まりやすい。しかしながら、基板4にガラスなどのアモルファス材料を用いても、 c 軸配向性が高められた誘電体薄膜8を形成すること は可能である。この場合、誘電体薄膜8の成膜条件を最適化する必要がある。

#### [0060]

その他の下部電極薄膜6としては、たとえば、金(Au)、パラジウム(P

d)、銀(Ag)などの貴金属またはそれらの合金の他、ニッケル(Ni)、銅(Cu)などの卑金属またはそれらの合金を用いることができる。

#### [0061]

下部電極薄膜 6 の厚みは、特に限定されないが、好ましくは  $10 \sim 1000$  nm、より好ましくは  $50 \sim 200$  nm程度である。

#### [0062]

上部電極薄膜10としては、前記下部電極薄膜6と同様の材質で構成することができる。また、その厚みも同様とすればよい。

#### [0063]

誘電体薄膜 8 は、本発明の薄膜容量素子用組成物で構成され、組成式: (Bi  $_2$  O  $_2$  )  $_2$  + (A $_{m-1}$  B $_m$  O  $_{3m+1}$ )  $_2$  - 、または Bi  $_2$  A $_{m-1}$  B $_m$  O  $_{3m+3}$  で表される ビスマス層状化合物を含有する。一般に、ビスマス層状化合物は、(m-1 ) 個の ABO  $_3$  で構成されるペロブスカイト格子が連なった層状ペロブスカイト層の 上下を、一対の Bi および O の層でサンドイッチした層状構造を示す。

# [0064]

上記式中、記号mは偶数であれば特に限定されない。記号mが偶数であると、 c 面と平行に鏡映面を持つため、該鏡映面を境として自発分極の c 軸方向成分は 互いにうち消し合って、 c 軸方向に分極軸を有さないこととなる。このため、常 誘電性が保持されて、誘電率の温度特性が向上するとともに、低損失 ( t a n  $\delta$  が低い) が実現される。なお、誘電率は、mが奇数のときより低下する傾向にあるが、従来の温度補償用材料よりは良好な値が得られる。特に、記号mを大きくすることで、誘電率の上昇が期待できる。

#### [0065]

上記式中、記号Aは、Na、K、Pb、Ba、Sr、CaおよびBiから選ばれる少なくとも1つの元素で構成される。なお、記号Aを2つ以上の元素で構成する場合において、それらの比率は任意である。

#### [0066]

上記式中、記号Bは、Fe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、MoおよびWから選ばれる少なくとも1つの元素で構成される。なお、記号Bを

2つ以上の元素で構成する場合において、それらの比率は任意である。

#### [0067]

本実施形態では、ビスマス層状化合物のBiが、前記組成式: (Bi<sub>2</sub>O<sub>2</sub>)  $^{2+}$  (A<sub>m-1</sub> B<sub>m</sub> O<sub>3m+1</sub>)  $^{2-}$ 、またはBi<sub>2</sub> A<sub>m-1</sub> B<sub>m</sub> O<sub>3m+3</sub>に対して、過剰に含有してあり、そのBiの過剰含有量が、Bi換算で、0 < Bi < 0.  $5 \times m$  そルの範囲である。好ましくは、前記Biの過剰含有量が、Bi換算で、0.  $1 \le Bi < 0$ .  $5 \times m$  モル、さらに好ましくは0.  $4 \le Bi < 0$ .  $5 \times m$  モル、特に好ましくは0.  $4 \le Bi \le 0$ .  $4 \times m$  モルの範囲である。

#### [0068]

たとえば上記のmが 4 であるピスマス層状化合物である組成式: $SrBi_4$  T  $i_4$   $O_{15}$ 、あるいは、 $Sr_xCa_yBa_zBi_4$  T  $i_4$   $O_{15}$ (ただし、x+y+z=1、 $0 \le x \le 1$ 、 $0 \le y \le 1$ 、 $0 \le z \le 1$ )の場合には、そのBi の過剰含有量は、Bi 換算で、0 < Bi < 2. 0 (0.  $5 \times 4$  (m)) モルの範囲である。

## [0069]

あるいは、これらの化学量論的組成式に対して、そのBi の過剰含有量を、Ti とのモル比(Bi / Ti )で表した場合に、Bi / Ti が、1 < Bi / Ti < 1. 5、好ましくは1.  $1 \le B$ i / Ti < 1. 5、さらに好ましくは1.  $2 \le B$ i / Ti < 1. 5、特に好ましくは1.  $2 \le B$ i / Ti  $\le 1$ . 4の範囲にある。

#### [0070]

本実施形態では、このようにビスマスを、化学量論的組成に対して過剰に含有させることで、ビスマス層状化合物の[001]方位への配向性、すなわち c 軸配向性が高められている。すなわち、ビスマス層状化合物の c 軸が、基板 4 に対して垂直に配向するように誘電体薄膜 8 が形成される。

#### [0071]

本発明では、ビスマス層状化合物の c 軸配向度が 100% であることが特に好ましいが、必ずしも c 軸配向度が 100% でなくてもよく、ビスマス層状化合物の、好ましくは 80%以上、より好ましくは 90%以上、さらに好ましくは 95%以上が c 軸配向していればよい。たとえば、ガラスなどのアモルファス材料で

構成される基板4を用いてビスマス層状化合物を c 軸配向させる場合には、該ビスマス層状化合物の c 軸配向度が、好ましくは80%以上であればよい。また、後述する各種薄膜形成法を用いてビスマス層状化合物を c 軸配向させる場合には、該ビスマス層状化合物の c 軸配向度が、好ましくは90%以上、より好ましくは95%以上であればよい。

#### [0072]

#### [0073]

なお、ビスマス層状化合物の c 軸とは、一対の( $Bi_2O_2$ )  $^{2+}$ 層同士を結ぶ 方向、すなわち  $[0\ 0\ 1]$  方位を意味する。このようにビスマス層状化合物を c 軸配向させることで、誘電体薄膜 8 の誘電特性が最大限に発揮される。すなわち、誘電体薄膜 8 は、比較的に高誘電率かつ低損失(t an  $\delta$  が低い)であり、耐リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる。 t an  $\delta$  が減少すれば、損失Q(1/t an  $\delta$ )値は上昇する。

#### [0074]

なお、誘電体薄膜8は、希土類元素Reを有していなくとも、後述するように リーク特性に優れるものではあるが、Re置換によりリーク特性を一層優れたも のとすることができる。

# [0075]

たとえば、希土類元素Reを有していない誘電体薄膜8では、電界強度50k

V/cmで測定したときのリーク電流を、好ましくは $1 \times 10^{-7}$ A/cm<sup>2</sup>以下、より好ましくは $5 \times 10^{-8}$ A/cm<sup>2</sup>以下とすることができる。

## [0076]

これに対し、希土類元素Reを有している誘電体薄膜8では、同条件で測定したときのリーク電流を、好ましくは $5 \times 10^{-8}$  A/cm² 以下、より好ましくは $1 \times 10^{-8}$  A/cm² 以下とすることができる。

#### [0077]

誘電体薄膜 8 は、膜厚が  $1 \sim 1000$  n m であることが好ましく、髙容量化の 点からは、より好ましくは  $1 \sim 500$  n m である。

## [0078]

誘電体薄膜 8 では、25  $\mathbb{C}$  (室温) および測定周波数 100 kH z (AC 20 mV) における誘電率が、100 超であることが好ましく、より好ましくは 15 0 以上である。

# [0079]

このような誘電体薄膜 8 は、真空蒸着法、高周波スパッタリング法、パルスレーザー蒸着法 (PLD)、MOCVD (Metal Organic Chemical Vapor Deposit ion) 法、ブルゲル法などの各種薄膜形成法を用いて形成することができる。

#### [0080]

本実施形態では、この誘電体薄膜8は、特に、次に示す方法で製造することができる。

#### [0081]

図2に示すように、まず、図1に示す誘電体薄膜8を形成することになる原料溶液を調整する。誘電体薄膜8が、たとえば化学量論的組成式:  $SrBi_4Ti_4O_{15}$ で表されるビスマス層状化合物であって、ビスマスが過剰に添加されるものの場合には、2-xチルヘキサン酸 $SrO_{10}$ のトルエン溶液と、2-xチルヘキサン酸 $Si_{10}$ のトルエン溶液と、2-xチルヘキサン酸溶液と、2-xチルヘキサン酸 $Si_{10}$ で表される。すなわち、2-xチルヘキサン酸 $Si_{10}$ で表する場合に比較して、2-xチルヘキサン酸 $Si_{10}$ で混合する場合に比較して、2-xチルヘキルとのように、化学量論比で混合する場合に比較して、2-xチルの添加量がx2のよう

ように、これらの二つの溶液を混合し、トルエンで希釈し、原料溶液を得ることができる。

## [0082]

次に、この原料溶液を、図1Aに示す下部電極6の上に塗布する。塗布法としては、特に限定されず、スピンコート法、ディップコート法、スプレー法、刷毛で塗るなどの方法を用いることができる。一回の塗布により、たとえば1~300nm程度の塗布膜を形成することができる。この塗布膜は、図2に示すように、塗布膜中の溶媒を蒸発させるために、空気中で乾燥させる。その乾燥温度は、室温~400°C程度である。

#### [0083]

次に、この乾燥後の塗布膜を、酸素雰囲気下で仮焼き(結晶化させない)する。 仮焼き温度は、200~700°C程度である。

# [0084]

次に、図2に示すように、その仮焼き後の塗布膜の上に、塗布から仮焼きまでの工程を、1回以上繰り返し行う。なお、焼成前での未焼成の塗布膜の膜厚が厚すぎると、焼成後に、良好に結晶化した c 軸配向のビスマス層状化合物膜を得られ難くなる傾向にある。

#### [0085]

その後に、その塗布膜の本焼成(単に、「焼成」とも言う)を行う。本焼成時の温度は、塗布膜が結晶化する温度条件で行い、その温度は、好ましくは700~900°Cである。本焼成時の雰囲気は、特に限定されないが、酸素ガス雰囲気である。

#### [0086]

次に、図2に示すように、塗布から仮焼きの繰り返し後の本焼成を、1回以上繰り返し、最終膜厚が1~1000nm程度の誘電体薄膜8を得ることができる。本焼成に際しては、一回の本焼成時における未焼成の塗布膜の膜厚が、一回の焼成後での膜厚が200nm以下、好ましくは10~200nmになるように設定することが好ましい。焼成前での塗布膜の膜厚が厚すぎると、焼成後に、良好に結晶化した c 軸配向のビスマス層状化合物膜を得られ難くなる傾向にある。また、

薄すぎる場合には、所望の膜厚の誘電体薄膜を得るためには、本焼成を多数回繰 り返す必要があり、経済的ではない。

#### [0087]

このようにして得られた誘電体薄膜8は、ビスマスが過剰に含有されるビスマス層状化合物で構成してあり、そのc軸が、基板4に対して垂直に配向している。そのビスマス層状化合物のc軸配向度は、好ましくは80%以上、より好ましくは90%以上、さらに好ましくは95%以上がである。

#### [0088]

その後に、図1Bに示すように、スパッタリング法などで、上部電極10が形成され、 $pO_2=20\sim100\%$ で熱処理される。熱処理は、好ましくは $500\sim900$ ° Cの温度で行われる。

#### [0089]

このような誘電体薄膜8およびこれを用いた薄膜コンデンサ2は、比較的高誘電率かつ低損失であり、リーク特性に優れ、耐圧が向上し、誘電率の温度特性に優れ、表面平滑性にも優れる。

#### [0090]

また、このような誘電体薄膜8および薄膜コンデンサ2は、周波数特性や電圧 特性にも優れる。

#### [0091]

# 第2実施形態

本実施形態では、薄膜容量素子として、誘電体薄膜を多層で形成する薄膜積層コンデンサを例示して説明する。

図3に示すように、本発明の一実施形態に係る薄膜積層コンデンサ20は、コンデンサ素体22を有する。コンデンサ素体22は、基板4a上に、誘電体薄膜8aと、内部電極薄膜24,26とが交互に複数配置してあり、しかも最外部に配置される誘電体薄膜8aを覆うように保護層30が形成してある多層構造を持つ。コンデンサ素体22の両端部には、一対の外部電極28,29が形成してあり、該一対の外部電極28,29は、コンデンサ素体22の内部で交互に複数配置された内部電極薄膜24,26の露出端面に電気的に接続されてコンデンサ回

路を構成する。コンデンサ素体 220形状は、特に限定されないが、通常、直方体状とされる。また、その寸法は特に限定されないが、たとえば縦( $0.01\sim10$  mm)×高さ( $0.01\sim1$  mm)程度とされる。

#### [0092]

基板4aは、上述した第1実施形態の基板4と同様の材質で構成される。誘電 体薄膜8aは、上述した第1実施形態の誘電体薄膜8と同様の材質で構成される。

#### [0093]

内部電極薄膜 2 4, 2 6 は、上述した第1実施形態の下部電極薄膜 6, 上部電極薄膜 1 0 と同様の材質で構成される。外部電極 2 8, 2 9 の材質は、特に限定されず、CaRuO。やSrRuO。などの導電性酸化物;CuやCu合金あるいはNiやNi合金等の卑金属;Pt、Ag、PdやAg-Pd合金などの貴金属;などで構成される。その厚みは、特に限定されないが、たとえば 1 0~1 0 0 0 nm程度とすればよい。保護層 3 0 の材質は、特に限定されないが、たとえば 1 0~1 0 で 1 0 で

#### [0094]

薄膜積層コンデンサ20は、基板4a上に、たとえばメタルマスクなどのマスクを施して1層目の内部電極薄膜24を形成した後、この内部電極薄膜24の上に誘電体薄膜8aを形成し、この誘電体薄膜8aの上に2層目の内部電極薄膜26を形成する。このような工程を複数回繰り返した後、基板4aとは反対側の最外部に配置される誘電体薄膜8aを保護膜30で被覆することにより、基板4a上に内部電極薄膜24,26と誘電体薄膜8とが交互に複数配置されたコンデンサ素体22が形成される。保護膜30で被覆することで、コンデンサ素体22の内部に対する大気中の水分の影響を小さくすることができる。そして、コンデンサ素体22の両端部に、ディッピングやスパッタ等によって、外部電極28,29を形成すると、奇数層目の内部電極薄膜24が一方の外部電極28と電気的に接続されて導通し、偶数層目の内部電極薄膜26が他方の外部電極29と電気的に接続されて導通し、薄膜積層コンデンサ20が得られる。

#### [0095]

本実施形態では、製造コストを低下させる観点からは、アモルファス材料で構成された基板4aを用いることがより好ましい。

#### [0096]

本実施形態で用いる誘電体薄膜8 a は、薄くしても比較的高誘電率であり、しかも表面平滑性が良好なので、その積層数を20層以上、好ましくは50層以上とすることが可能である。このため、小型で比較的高容量を与えうる薄膜積層コンデンサ20を提供することができる。

#### [0097]

以上のような本実施形態に係る薄膜コンデンサ 2 および薄膜積層コンデンサ 2 0 では、少なくとも-55  $\mathbb{C}$ ~+150  $\mathbb{C}$  の温度範囲における温度に対する誘電率の平均変化率( $\Delta$   $\epsilon$ )が、 $\pm 500$  p p m/ $\mathbb{C}$  以内(基準温度 25  $\mathbb{C}$ )であることが好ましく、より好ましくは $\pm 300$  p p m/ $\mathbb{C}$  以内である。

#### [0098]

次に、本発明の実施の形態をより具体化した実施例を挙げ、本発明をさらに詳細に説明する。但し、本発明は、これらの実施例のみに限定されるものではない。 実施例

# [0099]

#### 実施例1

図2に示すように、まず、図1に示す誘電体薄膜8を形成することになる原料溶液を調整した。本実施例では、誘電体薄膜8を、化学量論的組成式 $SrBi_4Ti_4O_{16}$ (SBTi)で表され、組成式: $Bi_2A_{m-1}B_mO_{3m+3}$ において、記号m=4、記号 $A_3=Sr+Bi_2$ および記号 $B_4=Ti_4$ として表されるビスマス層状化合物よりも、ビスマスが過剰に含有される組成式: $SrBi_{4+a}Ti_4O_{16}$ で表されるビスマス層状化合物で構成するために、次に示す溶液を準備した。

#### [0100]

まず、2-エチルへキサン酸Srのトルエン溶液と、2-エチルへキサン酸Biの2-エチルへキサン酸溶液と、2-エチルへキサン酸Tiのトルエン溶液とを、原料溶液として準備した。すなわち、2-エチルへキサン酸Srを1モルと、2-エチルへキサン酸Biを(4+α)モルと、2-エチルへキサン酸Tiを4

モルとのように、化学量論比で混合する場合に比較して、Biの添加量がαモル 多くなるように、これらの二つの溶液を混合し、トルエンで希釈し、原料溶液を 得た。

#### [0101]

# [0102]

また、原料溶液とは別に、誘電体薄膜 8 を作るための基板 4 を準備した。基板 4 は、シリコン単結晶(100)基板であり、その基板 4 の表面に、熱酸化処理 によりシリコン酸化膜である絶縁層 5 を形成した。絶縁層 5 の膜厚は、 $0.5\mu$  mであった。その絶縁層 5 の表面に、P t 薄膜から成る下部電極 6 を、スパッタ リング法により  $0.1\mu$  mの厚さで形成した。基板 4 の面積は、 $5 \, \mathrm{mm} \times 10 \, \mathrm{mm}$ で あった。

#### [0103]

# [0104]

次に、塗布膜を仮焼きするために、それぞれの基板4を、環状炉内に入れた。この環状炉では、0.3リットル/分で酸素をフローしてあり、昇温速度10° K/分で400° Cまで昇温し、400° Cで10分保持後に、降温速度10° K/分で温度を低下させた。仮焼きでは、塗布膜を結晶化させない温度条件で行った。

#### [0105]

その後に、仮焼きした塗布膜の上に、再度、同じ種類の原料溶液を用いて、上述のスピンコートから仮焼きまでの工程を繰り返した。

#### [0106]

次に、仮焼きした膜を本焼成するために、それぞれの基板を、環状炉内に入れた。この環状炉では、5ミリリットル/分で酸素をフローしてあり、昇温速度80°K/分で850°Cまで昇温し、850°Cで30分保持後に、降温速度80°K/分で温度を低下させ、誘電体薄膜8の一部を得た。この本焼成後の誘電体薄膜8の一部の膜厚は、約100mであった。

#### [0107]

その後に、この本焼成後の誘電体薄膜8の一部の上に、図2に示すように、上述した条件で、塗布、乾燥、仮焼き、塗布、乾燥、仮焼きおよび本焼成を、2回繰り返し(トータルで3回)、最終的にトータル膜厚が300nmの誘電体薄膜8を得た。

#### [0108]

それぞれの原料溶液に対応する誘電体薄膜 8 の結晶構造を X 線回折(XRD) 測定したところ、  $\begin{bmatrix} 0 & 0 & 1 \end{bmatrix}$  方位に配向していること、すなわちシリコン単結晶 基板 4 の表面に対して垂直に c 軸配向していることが確認できた。また、それぞれの誘電体薄膜について、c 軸配向度 F (%) を求めた。 c 軸配向度 (%) は、測定した XRD パターンにより  $10 \sim 35$  度の範囲で Lottgering 法を適用して求めた。結果を、表 1 に示す。

#### [0109]

次に、各誘電体薄膜8の表面に、図1Bに示すように、0.1mmφのPt製

上部電極10をスパッタリング法により形成し、複数種類の薄膜コンデンサのサンプルを作製した。

#### [0110]

得られたコンデンササンプルの電気特性(誘電率、リーク電流)および誘電率 の温度特性を評価した。

誘電率(単位なし)は、コンデンササンプルに対し、インピーダンスアナライザー(HP4194A)を用いて、室温(25°C)、測定周波数100kHz(AC20mV)の条件で測定された静電容量と、コンデンササンプルの電極寸法および電極間距離とから算出した。

リーク電流特性(単位はA/cm²)は、電界強度50kV/cmで測定した。

## [0111]

誘電率の温度特性は、コンデンササンプルに対し、上記条件で誘電率を測定し、基準温度を25 Cとしたとき、-55  $\sim+150$  Cの温度範囲内での温度に対する誘電率の平均変化率( $\Delta$   $\epsilon$  )を測定し、温度係数(p p m/C )を算出した。これらの結果を表 1 に示す。

[0112]

【表1】

	Bi過剰含有量	Bi/Ti	Bi過剰含有量	焼成温度	膜の配向	c軸配向度	J-7電流	<b>誘電率</b>	温度係数
	(+11%)		(α)	3)	J	(0/)	A/cm	(1100K112)	(D) /mdd
実施例1		1	0	850	[001]	30	5×10 <sup>-6</sup>	225	850
実施例1	10	1.1	0.4	820	[001]	91	$1 \times 10^{-7}$	210	100
実施例1	20	1.2	8.0	850	[001]	95	$1 \times 10^{-8}$	200	06-
実施例1	30	1.3	1.2	850	[001]	97	$1 \times 10^{-8}$	183	-100
実施例1	40	1.4	1.6	850	[001]	86	$1 \times 10^{-8}$	150	-100
実施例1	50	1.5	2	850	[001]	70	$5 \times 10^{-6}$	150	700

※1

表 1 に示すように、B i 過剰含有量を示す $\alpha$ は、 $0<\alpha<2$ . 0 の範囲、好ましくは0.  $1\leq\alpha<2$ . 0、さらに好ましくは0.  $4\leq\alpha<2$ . 0、特に好ましくは0.  $4\leq\alpha\leq1$ . 6 の範囲であるときに、c 軸配向度が向上すると共に、リーク電流が少なく、耐リーク特性に優れることが確認できた。

#### [0113]

また、Biの過剰含有量を、Tiとのモル比(Bi/Ti)で表した場合に、Bi/Tiが、1 < Bi/Ti < 1. 5、好ましくは1.  $1 \le Bi/Ti < 1$ . 5、好ましくは1.  $1 \le Bi/Ti < 1$ . 5、さらに好ましくは1.  $2 \le Bi/Ti < 1$ . 5、特に好ましくは1.  $2 \le Bi/Ti < 1$ . 4の範囲にあるときに、c 軸配向度が向上すると共に、リーク電流が少なく、耐リーク特性に優れることが確認できた。

## [0114]

また、 $\alpha$ は、 $0.5 \times m$ (この実施例1では、m=4)に相当することから、その他のビスマス層状化合物においても、Biの過剰含有量が、Bi換算で、0 <Bi < $0.5 \times m$  モル、好ましくは $0.1 \le Bi$  < $0.5 \times m$  モル、さらに好ましくは $0.4 \le Bi$  < $0.5 \times m$  モル、特に好ましくは $0.4 \le Bi$  < $0.5 \times m$  モルの範囲の場合に、 $0.5 \times m$  を対すると共に、リーク電流が少なく、耐リーク特性に優れることが予想できる。

#### [0115]

# 実施例2

ビスマスの過剰量を示すBi/Tiを1.2に固定して、本焼成時の保持温度を $650°C\sim950°C$ の範囲で変化させた以外は、実施例1と同様にして、誘電体薄膜8を有するコンデンササンプルを作製し、実施例1と同様な試験を行った。結果を表2に示す。

[0116]

【表2】

		; (A)	日本人が記され	世界4世		一种四位中	我患4一1	然節放	泊市区粉
	Bi過剰含有量	Bi/Ti	Pi過點的 一関	<b>飛</b> 及殖 <mark>展</mark>	一般の昭四	C野型INK	7-7 电弧	罗西干	自及交移
	(モン%)		(ø)	(C)	方向	(%)	(A/cm <sup>2</sup> )		(ppm/C)
実施例2	20	1.2	0.8	650	[001]	1	$5 \times 10^{-4}$	1	1
実施例2	20	1.2	0.8	700	[001]	80	$1 \times 10^{-7}$	180	350
実施例2	20	1.2	0.8	750	[001]	86	$1 \times 10^{-8}$	190	300
実施例2	20	1.2	0.8	800	[001]	. 86	$1 \times 10^{-8}$	190	200
実施例2	20	1.2	0.8	850	[001]	92	$1 \times 10^{-8}$	200	06-
実施例2	20	1.2	0.8	006	[001]	91	$1 \times 10^{-8}$	196	100
実施例2	20	1.2	0.8	950	[001]	90	5×10 <sup>-6</sup>	190	120

表2

表2に示すように、本焼成時の温度は、好ましくは700~900°C、さらに好ましくは800~900°Cの場合に、c軸配向度が向上するともに、耐リーク特性が向上することが確認できた。

#### [0117]

# 実施例3

本実施例では、実施例1で作製された薄膜コンデンサのサンプルを用いて、周 波数特性および電圧特性を評価した。

# [0118]

周波数特性は、以下のようにして評価した。コンデンササンプルについて、室温 (25%) にて周波数を1kHzから1MHzまで変化させ、静電容量を測定し、誘電率を計算した結果を図4に示した。静電容量の測定にはインピーダンスアナライザー (HP4194A) を用いた。図4に示すように、特定温度下での周波数を1MHzまで変化させても、誘電率の値が変化しないことが確認できた。すなわち周波数特性に優れていることが確認された。

#### [0119]

電圧特性は、以下のようにして評価した。コンデンササンプルについて、特定の周波数(100kHz)下での測定電圧(印加電圧)を0.1V(電界強度 5kV/cm)から5V(電界強度 250kV/cm)まで変化させ、特定電圧下での静電容量を測定(測定温度は25°)し、誘電率を計算した結果を図5に示した。静電容量の測定にはインピーダンスアナライザー(HP4194A)を用いた。図5に示すように、特定周波数下での測定電圧を5Vまで変化させても、誘電率の値が変化しないことが確認できた。すなわち電圧特性に優れていることが確認された。

#### [0120]

#### 実施例4

図2に示す工程において、1回の本焼成までの塗布から仮焼の回数と、1回の本焼成までの膜厚と、本焼成の回数とを、表3に示すように変化させた以外は、 実施例1と同様にして、誘電体薄膜8を有するコンデンササンプルを作製し、実 施例1と同様な試験を行った。結果を表3に示す。

[0121]

【表3】

					Ŀ	١	I I	1	Н	ļ	经制制	がかずい
	D:沿到全右器	Ri /Ti	Ri過無 会有量	1回の水酔成またの	1回の本糖成またの	本館成の	全膜母	<b>新成温英</b>	C軸配可成	ノン地名	表明中	€ '
	(41/4)	ì		仮辞の回	膜厚(1	回機	(mm)	(C)	(%)	(A/cm <sup>2</sup> )	(100kHz)	(ppm/C)
宝施例4	1	=	0,4	1回	20	回9	300	820	08	1×10 <sup>-7</sup>	200	300
				Į	201	II C	500	050	10	1 > 10-8	910	100
实施例4	10		0.4		100	司	3	000	1,5	171	277	
宝施例4	10	1.1	0.4	2回	200	回	400	820	82	1×10 <sup>-8</sup>	210	290
			;	E	000	E	200	050	64	9/11/0	228	760
実施例4	_ e	=	0.4	田か	200	1217	3	200	5	07.0		

海の

表 3に示すように、焼成する前での未焼成の塗布膜の膜厚を、焼成後での膜厚が 200 nm以下、好ましくは  $10\sim20$  nmになるように、塗布、乾燥および/または仮焼きを繰り返すことで、 c 軸配向度が向上することが確認できた。

# [0122]

以上説明してきたように、本発明によれば、c軸配向度が高く、特に耐リーク電流特性に優れた薄膜容量素子用組成物、高誘電率絶縁膜、薄膜容量素子、薄膜積層コンデンサおよび薄膜容量素子の製造方法を提供することができる。また本発明では、特に溶液法により形成することで、c軸配向度が高く、耐リーク電流特性に優れた誘電体薄膜を持つ薄膜容量素子を、容易に製造することができる。

#### 請求の範囲

1. c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式:  $(Bi_2O_2)^{2+}(A_{m-1}B_mO_{3m+1})^{2-}$ 、または $Bi_2A_{m-1}B_mO_{3m+3}$ で表され、前記組成式中の記号mが偶数、記号AがNa、K、Pb、Ba、Sr、Ca およびBi から選ばれる少なくとも1つの元素、記号BがFe、Co、Cr、Ga、Ti、Nb、Ta、Sb、V、Mo およびWから選ばれる少なくとも1つの元素であり、

前記ピスマス層状化合物のBiが、前記組成式:  $(Bi_2O_2)^{2+}(A_{m-1}B_mO_{3m+1})^{2-}$ 、またはBi $_2A_{m-1}B_mO_{3m+3}$ に対して、過剰に含有してあり、そのBiの過剰含有量が、Bi換算で、 $0 < Bi < 0.5 \times m$ モルの範囲であることを特徴とする薄膜容量素子用組成物。

- 2. 前記Biの過剰含有量が、Bi換算で、0.4≦Bi<0.5×mモルの範囲であることを特徴とする請求項1に記載の薄膜容量素子用組成物。
- 3. c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式: S r B i 4 T i 4 O 15で表され、

前記ピスマス層状化合物のBiが、前記組成式:SrBi4 Ti4 O15に対して、過剰に含有してあり、そのBiの過剰含有量が、Bi換算で、0 < Bi < 2.0 モルの範囲であることを特徴とする薄膜容量素子用組成物。

4. c 軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式: S r B i 4 T i 4 O 15で表され、

前記ビスマス層状化合物のBiが、前記組成式:  $SrBi_4 Ti_4 O_{16}$ に対して、過剰に含有してあり、そのBiの過剰含有量を、Tiとのモル比(Bi/Ti)で表した場合に、Bi/Tiが、1 < Bi/Ti < 1.5 の範囲にあることを特徴とする薄膜容量素子用組成物。

5. c軸が基板面に対して垂直に配向しているビスマス層状化合物が、組成式:  $Sr_xCa_yBa_zBi_4$   $Ti_4$   $O_{15}$ で表され、x+y+z=1、 $0 \le x \le 1$ 、 $0 \le y \le 1$ 、 $0 \le z \le 1$ であり、

前記ピスマス層状化合物のBiが、前記組成式:  $Sr_*Ca_*Ba_*Bi_4$   $Ti_4$   $O_{16}$ に対して、過剰に含有してあり、そのBiの過剰含有量を、Tiとのモル比 (Bi/Ti) で表した場合に、Bi/Tiが、1<Si/Ti0 の範囲にあることを特徴とする薄膜容量素子用組成物。

- 6. 希土類元素 (Sc、Y、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、YbおよびLuから選ばれる少なくとも1つの元素) をさらに有する請求項1~5のいずれかに記載の薄膜容量素子用組成物。
- 7. 前記基板面に対する前記ビスマス層状化合物の c 軸配向度が 8 0 %以上であることを特徴とする請求項 1 ~ 6 のいずれかに記載の薄膜容量素子用組成物。
- 8. 電界強度が50kV/cmの時のリーク電流密度が1×10<sup>-7</sup>A/cm<sup>2</sup>以下である請求項1~7の何れかに記載の薄膜容量素子用組成物。
- 9. -55° C~+150° Cの温度範囲における温度に対する静電容量の平均変化率が、基準温度25℃で、±500ppm/℃以内である請求項1~8の何れかに記載の薄膜容量素子用組成物。
- 10. 基板上に、下部電極、誘電体薄膜および上部電極が順次形成してある薄膜容量素子であって、

前記誘電体薄膜が、請求項1~9のいずれかに記載の薄膜容量素子用組成物で 構成してあることを特徴とする薄膜容量素子。

11. 前記誘電体薄膜の厚さが、1~1000nmである請求項10に記載の

#### 薄膜容量素子。

12. 基板上に、誘電体薄膜と内部電極薄膜とが交互に複数積層してある薄膜積層コンデンサであって、

前記誘電体薄膜が、請求項1~9のいずれかに記載の薄膜容量素子用組成物で 構成してあることを特徴とする薄膜積層コンデンサ。

- 13. 前記誘電体薄膜の厚さが、1~1000nmである請求項12に記載の 薄膜積層コンデンサ。
- 14. c 軸が基板面に対して垂直に配向しているビスマス層状化合物を有する 高誘電率絶縁膜であって、

該ビスマス層状化合物が、請求項1~9のいずれかに記載の薄膜容量素子用組 成物で構成してあることを特徴とする高誘電率絶縁膜。

15. 請求項10または11に記載の薄膜容量素子を製造するための方法であって、

前記下部電極上に、前記誘電体薄膜を形成する際に、

前記薄膜容量素子用組成物を構成するための溶液を、前記ピスマス層状化合物のBiが過剰含有量となるように、前記下部電極の表面に塗布し、塗布膜を形成する塗布工程と、

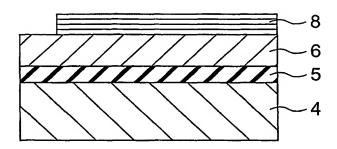
前記下部電極上の塗布膜を焼成して誘電体薄膜とする焼成工程とを有する薄膜容量素子の製造方法。

- 16. 前記塗布膜を前記下部電極の表面に形成した後、前記塗布膜を乾燥させ、 その後に前記塗布膜を、当該塗布膜が結晶化しない温度で仮焼きし、その後に、 前記塗布膜を焼成する請求項15に記載の薄膜容量素子の製造方法。
  - 17. 前記塗布膜を乾燥させた後に、その乾燥後の塗布膜の上に、さらに別の

塗布膜を形成し、その塗布膜を乾燥させる工程を繰り返し、所望の膜厚の塗布膜を得て、その後に、その塗布膜を焼成する請求項15に記載の薄膜容量素子の製造方法。

- 18. 前記塗布膜を乾燥させ、仮焼きした後に、その仮焼き後の塗布膜の上に、さらに別の塗布膜を形成し、その塗布膜を乾燥させて仮焼きする工程を繰り返し、所望の膜厚の塗布膜を得て、その後に、その塗布膜を焼成する請求項15に記載の薄膜容量素子の製造方法。
- 19. 前記塗布膜を乾燥させ、仮焼きし、その後に焼成する工程を繰り返し、所望の膜厚の誘電体薄膜を得ることを特徴とする請求項15に記載の薄膜容量素子の製造方法。
- 20. 前記塗布膜を焼成する温度が、前記塗布膜の結晶化温度である700~900°Cである請求項15~19のいずれかに記載の薄膜容量素子の製造方法。
- 21. 前記塗布膜を乾燥させる温度が、室温~400°Cである請求項16~20のいずれかに記載の薄膜容量素子の製造方法。
- 22. 前記塗布膜を仮焼きする温度が200~700°Cである請求項16, 18, 19, 20のいずれかに記載の薄膜容量素子の製造方法。
- 23. 焼成する前での未焼成の前記塗布膜の膜厚を、焼成後での膜厚が200 nm以下になるように、塗布、乾燥および/または仮焼きを繰り返す請求項15 ~22のいずれかに記載の薄膜容量素子の製造方法。
- 24. 前記誘電体薄膜を形成した後、前記誘電体薄膜の上に上部電極を形成し、 その後に空気中あるいは酸素雰囲気中で熱処理する請求項15~23のいずれか に記載の薄膜容量素子の製造方法。

FIG. 1A



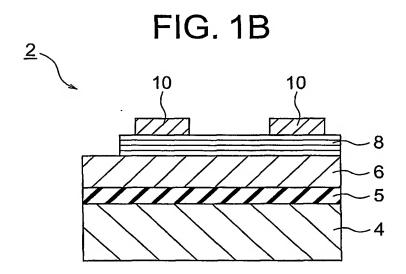


FIG. 2

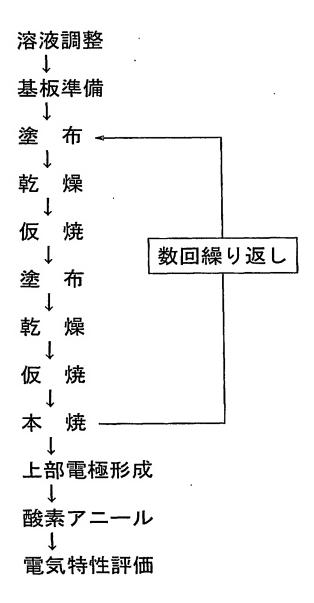


FIG. 3

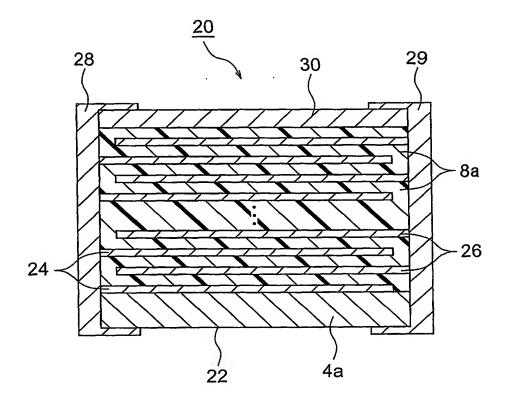


FIG. 4

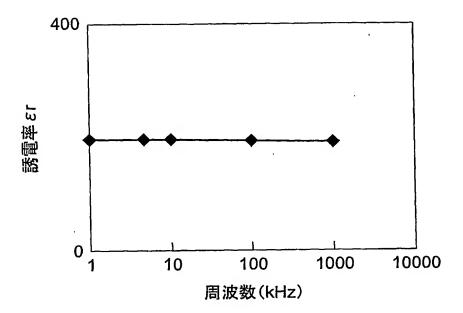
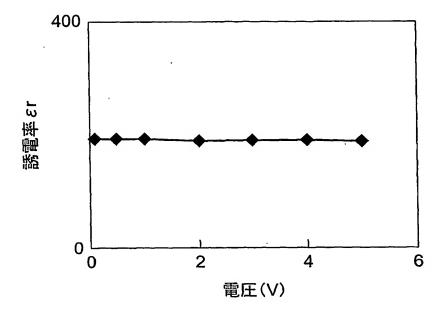


FIG. 5



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/000265 CLASSIFICATION OF SUBJECT MATTER C30B29/22, C01G29/00, C04B35/01, H01G4/12, H01B3/12, Int.Cl' H01L27/04 According to International Patent Classification (IPC) or to both national classification and IPC Minimum documentation searched (classification system followed by classification symbols) C30B29/22, C01G29/00, C04B35/01, H01G4/12, H01B3/12, Int.Cl7 H01L27/04 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004 Jitsuyo Shinan Koho Jitsuyo Shinan Toroku Koho 1996-2004 1971-2004 Kokai Jitsuyo Shinan Koho Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CAS ONLINE C. DOCUMENTS CONSIDERED TO BE RELEVANT Relevant to claim No. Citation of document, with indication, where appropriate, of the relevant passages Category\* 3,4,7-9L. NIBOU et al., Chemical Fabrication SrBi<sub>4</sub>Ti<sub>4</sub>O<sub>15</sub> X 1,2,5,6,. Thin Films, Journal of the European Ceramic Y 10-24 Society, 1999, Vol.19, pages 1383 to 1386 Full text EP 877100 A1 (SHARP KABUSHIKI KAISHA et al.), 1,2,5,6, Y 11 November, 1998 (11.11.98), 10 - 24Claims 1 to 7; page 1, lines 7 to 18; page 4, lines 1 to 6 & JP 11-49600 A 1 - 24JP 8-253324 A (Sumitomo Metal Mining Co., Ltd.), Α 01 October, 1996 (01.10.96), (Family: none) See patent family annex. Further documents are listed in the continuation of Box C. Special categories of cited documents: later document published after the international filing date or priority date and not in conflict with the application but cited to understand document defining the general state of the art which is not considered the principle or theory underlying the invention to be of particular relevance earlier application or patent but published on or after the international document of particular relevance; the claimed invention cannot be "F" considered novel or cannot be considered to involve an inventive filing date step when the document is taken alone document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination document referring to an oral disclosure, use, exhibition or other means "<sub>(1)"</sub> being obvious to a person skilled in the art document published prior to the international filing date but later than "P" document member of the same patent family the priority date claimed Date of mailing of the international search report Date of the actual completion of the international search 20 April, 2004 (20.04.04) 05 April, 2004 (05.04.04) Authorized officer Name and mailing address of the ISA/ Japanese Patent Office

Telephone No.

Form PCT/ISA/210 (second sheet) (January 2004)

Facsimile No.

# INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2004/000265

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-321974 A (Toyota Central Research And Development Laboratories, Inc.), 08 November, 2002 (08.11.02), (Family: none)	1-24

A. 発明の属する分野の分類(国際特許分類(IPC))

Int. C1. 'C30B29/22, C01G29/00, C04B35/01, H01G4/12, H01B
3/12, H01L27/04

#### B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. Cl. 'C30B29/22, C01G29/00, C04B35/01, H01G4/12, H01B3/12, H01L27/04

# 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922-1996年

日本国公開実用新案公報

1971-2004年1994-2004年

日本国登録実用新案公報

日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語) CAS ONLINE

	開油ナス	し切り	حد ح	マナギ
U.	関連する	て頭の	シャレ	つ人邸

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
	L. NIBOU et al., Chemical Fabrication SrBi4Ti4O15 Thin Films, Journal of the European Ceramic Society, 1999年, Vol. 19, pp. 1383-1386	
X Y	全文	3, 4, 7-9 1, 2, 5, 6, 10- 24
Y	EP 877100 A1 (SHARP KABUSHIKI KAISHA 外1名) 1998.11.11 請求項1-7,第1頁第7-18行,第4頁第1-6行 & JP 11-49600 A	1, 2, 5, 6, 10- 24

#### [X] C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

- \* 引用文献のカテゴリー
- 「A」特に関連のある文献ではなく、一般的技術水準を示す もの
- 「E」国際出願日前の出願または特許であるが、国際出願日 以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行 日若しくは他の特別な理由を確立するために引用する 文献(理由を付す)
- 「〇」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

- の日の後に公表された文献
- 「T」国際出願日又は優先日後に公表された文献であって 出願と矛盾するものではなく、発明の原理又は理論 の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明 の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以 上の文献との、当業者にとって自明である組合せに よって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日 05.04.2004 国際調査報告の発送日 20.4.2004 国際調査機関の名称及びあて先 特許庁審査官(権限のある職員) 横山 徳志 単便番号100-8915 東京都千代田区霞が関三丁目4番3号 電話番号 03-3581-1101 内線 3416

C (続き).	関連すると認められる文献	
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 8-253324 A (住友金属鉱山株式会社) 1996. 10. 01 (ファミリーなし)	1-24
A	JP 2002-321974 A (株式会社豊田中央研究所) 2002.11.08 (ファミリーなし)	1-24